

# Capteur - TP2

## Conception d'un étage d'amplification intégré en technologie CMOS

Ce TP a pour but de concevoir un étage d'amplification permettant de récupérer le signal issu de la micro-poutre étudiée au TP1. On utilise en réalité deux micropoutres afin d'avoir un signal différentiel issu d'un pont de wheatstone, la micro-poutre 1 est identique à celle étudiée au TP précédent, la seconde a les mêmes résistances, est soumise au même milieu mais les broches d'alimentation sont inversées (on considèrera que les deux micro-poutres sont en vibrations de phase). Le signal différentiel est donc d'amplitude double par rapport à une seule micro-poutre.

### 1 Prise en main de Cadence

#### 1.1 Lancement et création d'une librairie

Vous allez utiliser Cadence, qui est un logiciel permettant de créer, simuler, placer et router un schéma CMOS au niveau transistor. Nous allons utiliser une technologie CMOS réelle, qui date un peu (1998) mais qui a pour avantage d'avoir des caractéristiques électriques simples et qui est d'ailleurs toujours utilisée pour certains circuits commerciaux. Cette technologie a été développée par le fondeur *Austria Micro Systems*, et a pour largeur de grille minimum  $W = 0.35\mu m$ . Il est possible de router les transistors avec 4 niveaux de métallisation. Cette technologie a donc été dénommée 'AMS C35B4'. Cette technologie est prévue pour supporter une alimentation de  $0 - 3.3V$ . Pour des raisons de simplicité, nous utiliserons une alimentation symétrique de  $\pm 1.65V$ .

Pour lancer cadence, commencez par créer un dossier de travail (*mkdir*), puis une fois placé dans ce dossier, lancez la commande :

```
ams_cds -tech c35b4
```

Cette commande lance cadence et lie le dossier avec les éléments permettant d'utiliser la technologie AMS.

Une fois cadence ouvert, vous aurez une fenêtre '*Library Manager*'. Dans cette fenêtre, sélectionner le menu '*File*', puis '*New*' puis '*Library*', et donnez un nom à cette librairie. Après avoir cliqué sur '*OK*', sélectionnez l'option '*Attach to an existing technology library*', puis '*TECH\_C35B4*'.

Vous disposez maintenant d'une librairie de travail, dans laquelle vous pouvez créer des schémas CMOS, vous pouvez y accéder depuis le '*Library Manager*'.

#### 1.2 Création d'un schéma

Dans '*Library Manager*', sous votre librairie de travail, sélectionner le menu '*File*', puis '*New*' puis '*Cellview*', spécifiez un nom et vérifiez que le champ '*File*' est bien sur '*schematic*'. Cliquez sur OK et une fenêtre s'ouvre pour créer votre schéma. Cette fenêtre est celle du logiciel '*Schematic L*'.

Vous pouvez alors utiliser les raccourcis suivants :

- 'I' pour ajouter un composant. Les composants de la technologie AMS sont regroupés dans la librairie 'PRIMLIB' (à explorer), les composants annexes sont dans la librairie 'Analoglib' (également à explorer).
- 'W' qui vous permet de créer des fils entre composants,
- 'P' qui vous permet de créer des pins d'entrée/sortie à vos schémas
- 'X' qui vérifie et sauvegarde le schéma,
- 'L' qui permet de placer des labels sur des fils.

### 1.3 Faire un symbole pour un bloc/schéma

Une fois le schéma saisi, aller dans le menu 'Create' puis sélectionner 'Cellview' puis 'From Cellview'. Une première fenêtre vous demande de spécifier la position des broches d'entrée/sortie, puis après validation une seconde fenêtre permet d'éditer le symbole que vous attribuez à votre bloc/schéma. Ce composant peut alors être replacé sur un composant.

### 1.4 Faire une simulation électrique

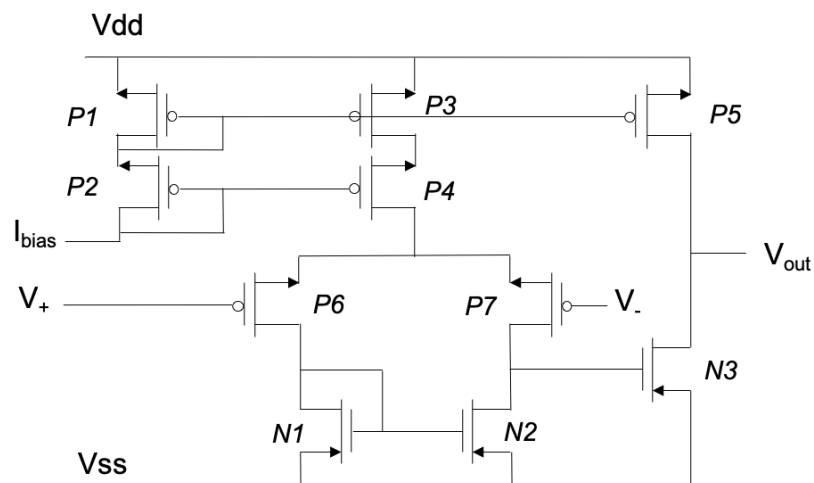
Les simulations électriques peuvent être réalisées en allant dans le menu 'Launch' puis 'ADE\_L'. Une fenêtre séparée s'ouvre, dans laquelle vous pouvez :

- ajouter une simulation avec le menu 'Analyses' puis 'Choose',
- sélectionner sur le schéma les grandeurs observées avec le menu 'Outputs' puis 'to be saved/plotted' puis 'Select on design' (cliquer sur un fil pour avoir une tension, un/une noeud/broche pour avoir un courant),
- lancer les simulations actives avec le bouton lecture sur la droite de la fenêtre (ne pas oublier de sauvegarder l'ensemble des fichiers concernés !).

**en guise d'introduction, le meilleur exercice est de réaliser une simple porte 'non' avec un PMOS et un NMOS et de la tester.**

## 2 Etude et réalisation d'un bloc AOP

Dans un premier temps nous allons réaliser un premier bloc qui nous servira ensuite à faire



Les dimensions des transistors vous sont données dans le tableau suivant :

	$L$ ( $\mu m$ )	$W$ ( $\mu m$ )
P1, P2, P3, P4, P5	10	1
P6, P7	250	0.35
N1, N2	10	2
N3	10	0.35

Ce schéma est un mauvais mais suffisant AOP pour ce que nous allons faire. Il se base par contre sur un schéma réel. Le courant  $I_{bias}$  est un courant de polarisation que vous fixerez dans un premier temps à  $100\mu A$

1. Sans simulation, expliquez brièvement le fonctionnement de ce schéma (que font P6, P7, N1 et N2 ? - que fait N3 ? - quelle est la fonction assurée par P1, P2, P3 et P4 ?).
2. tracer le schéma sous cadence, puis créer son symbole.
3. Testez et trouvez les caractéristiques principales de l'AOP, vous êtes libre de la méthode, libre de regarder ce qui vous semble pertinent, mais collectez les résultats de simulation !
4. Quelle est l'influence de la polarisation en courant sur la bande passante ? Vous fixerez une valeur permettant de réaliser un amplificateur pour notre application. (cf fréquence fondamentale trouvée sous COMSOL)
5. Une fois cette polarisation fixée, relevez par simulation la consommation statique de cet AOP.

### 3 Design d'un amplificateur d'instrumentation

Cette partie est exploratoire, le but est simple : à vous de designer un amplification d'instrumentation, vous pourrez vous inspirer de la structure que nous avons vue en TD, qui est la base de l'INA 114 (sa *datasheet* peut facilement être trouvée en ligne). Ce dernier composant ne permettra pas d'amplifier le signal à la fréquence des micro-poutres, bien trop élevée pour des composants externes, le recours aux technologies intégrées est donc quasi obligatoire. Vous aurez besoin :

- de plusieurs AOP,
- de résistances, vous pouvez en trouver dans la bibliothèque PRIMLIB.

et d'un peu de persévérance ! il me faut dans votre rapport :

- une minidatasheet : broches d'accès, schéma interne, composants utilisés, la consommation, la bande passante, résistance d'entrée...
- une estimation de l'occupation sur silicium.

Pour cette dernière étape, vous pourrez lancer le logiciel *Layout GXL* puis faire '*Generate all from source*'. Regardez bien les options de la fenêtre popup, puis après avoir fait OK, vous pouvez essayer de placer (voire router) les composants pour avoir une estimation de l'occupation. Lorsque vous en êtes là, vous voyez directement ce qu'il y a sur une puce CMOS !

<https://www.youtube.com/watch?v=rfiMAziBU6Q>